

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-321755

(43)Date of publication of application : 04.12.1998

(51)Int.Cl.

H01L 23/12

H01L 21/60

(21)Application number : 09-130963

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 21.05.1997

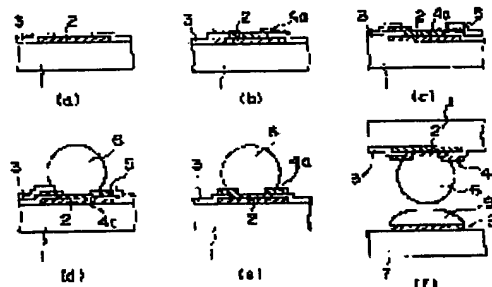
(72)Inventor : SAKURAI MASAYA

## (54) SEMICONDUCTOR-DEVICE PACKAGING STRUCTURE AND ITS MANUFACTURE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To connected semiconductor device and a substrate more stably by covering the substrate side and the semiconductor-device side of a high melting-point solder bump with low melting-point solder so as to form fillets.

**SOLUTION:** An electrode 2 is formed on a semiconductor device 1, and a protective film 3 is formed on the surface of the semiconductor device 1, including the periphery of the electrode 2. Then, tightly attached metal 4a is provided on the electrode 2, and a solder resist film 5 is formed, so as to cover the periphery of the tightly attached metal 4a. A high melting-point solder bump 6 is formed on the tightly attached metal 4a, and reflow formation is performed on the solder bump 6. The surface of the semiconductor device 1 is etched to remove the solder resist film 5, such that the periphery of the tightly attached metal 4a is not covered with the high melting-point solder bump 6. The semiconductor device 1 is mounted on a pad 8, and plated with a low melting-point solder 9a on a substrate 7. Reflow is performed such that only the low melting-point solder 9a melts, and fillets are formed between the high melting-point solder bump 6 and the pad 8, and at a portion of the periphery of the tightly attached metal 4a which is not covered with the high melting-point solder 6.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(2)  
(11) 特許出願公開番号

特開平10-321755

(43) 公開日 平成10年(1998)12月4日

(51) IntCl.<sup>6</sup>

H 0 1 L 23/12  
21/60

識別記号

3 1 1

F I

H 0 1 L 23/12  
21/60

L

3 1 1 Q

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平9-130963

(22) 出願日 平成9年(1997)5月21日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 櫻井 雅也

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

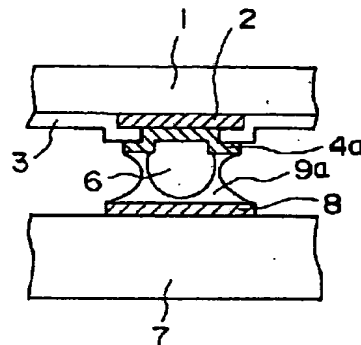
(74) 代理人 弁理士 大西 健治

(54) 【発明の名称】 半導体装置の実装構造及びその製造方法

(57) 【要約】

【課題】 半導体装置と基板の接続をより安定にすることを課題とする。

【解決手段】 半導体装置1は、電極2と、電極2の外周部を含む面に形成した保護膜3と、電極2の上に形成した密着金属4aと、密着金属4aの外周部を除いた部分に形成した高融点ハンダバンプ6を有する。そして、基板7のパッド8上の低融点ハンダ9aを溶融して、半導体装置1を基板7のパッド8に実装する。



1: 半導体装置

2: 電極

3: 保護膜

4a: 密着金属

6: 高融点ハンダバンプ

7: 基板

8: パッド

9a: 低融点ハンダ

一実施の形態を示す断面図

1

## 【特許請求の範囲】

【請求項 1】 低融点ハンダが予め形成されている基板のパッドへの高融点ハンダバンプにて形成される端子部を有する半導体装置の実装構造において、前記半導体装置は、電極と、前記電極の外周部を含む面に形成した保護膜と、前記電極の上に形成した密着金属と、前記密着金属の外周部を除いた部分に形成した前記高融点ハンダバンプを有し、前記基板の前記パッドに、前記低融点ハンダを溶融して前記端子部が実装されることを特徴とする半導体装置の実装構造。

【請求項 2】 半導体装置の端子部に高融点ハンダバンプを形成する製造方法において、前記半導体装置上に電極を形成するステップと、前記電極の外周部を含む前記半導体の面に保護膜を形成するステップと、前記電極の上に密着金属を形成するステップと、前記密着金属の外周部を覆うようにハンダレジスト膜を形成するステップと、露出した前記密着金属に前記高融点ハンダバンプを形成するステップと、エッチングによりハンダレジスト膜を除去するステップと、リフローにより前記高融点ハンダバンプを整形するステップと、を有することを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、半導体装置の実装構造及びその製造方法に関するものである。

## 【0002】

【従来の技術】 以下、図面を参照しながら従来の技術を説明する。図 3 に、従来の、ハンダバンプが形成されている半導体装置の基板への実装方法を示す。1 は図示しない電子回路が搭載される半導体装置、2 は半導体装置 1 上に形成され、前記電子回路から入出力を行う電極である。3 は埃や屑や湿度から半導体装置 1 上に形成された前記電子回路を守る保護膜である。4 は錫：鉛が 95：5 等の高融点ハンダバンプ 6 の、ハンダ濡れ性を向上させる密着金属、7 は基板、8 は基板 7 の図示しない電子回路からの入出力を行うパッド、9 は錫：鉛が 63：37 等の低融点ハンダ、10 はくびれ部、11 は亀裂である。

【0003】 半導体装置 1 と基板 7 の初期の状態を図 3 (a) に示す。半導体装置 1 には高融点ハンダバンプ 6 が形成されている。又、基板 7 のパッド 8 には低融点ハンダ 9 がメッキされている。半導体装置 1 を基板 7 に実装する方法は、図 3 (b) に示すように、低融点ハンダ

2

9 のみを溶融させ、高融点ハンダバンプ 6 と接続させていた。このため、高融点ハンダバンプ 6 の形状はそのまま残り、低融点ハンダ 9 が高融点ハンダバンプ 6 とパッド 8 を接合する状態だった。

## 【0004】

【発明が解決しようとする課題】 しかしながら、従来の方法では、以下の課題がある。高融点ハンダバンプ 6 の基板 7 側は低融点ハンダ 9 があるのでフィレット形状をしている。高融点ハンダバンプ 6 の半導体装置側はくびれ部 10 となっている。この状態は図 3 (b) に示す通りである。この状態で熱衝撃に晒された場合に、くびれ部 10 付近に熱応力が集中しやすくなる。この場合、くびれ部 10 に歪みが発生し、亀裂 11 が発生しやすくなり、高融点ハンダバンプ 6 と電極 2 の接続が不良になってしまうことがある。この状態を図 3 (c) に示す。従って、本発明は半導体装置 1 と基板 7 の接続をより安定にすることを目的とする。

## 【0005】

【課題を解決するための手段】 半導体装置は、電極と、電極の外周部を含む面に形成した保護膜と、電極の上に形成した密着金属と、密着金属の外周部を除いた部分に形成した高融点ハンダバンプを有する。そして、基板のパッド上の低融点ハンダを溶融して、半導体装置を基板のパッドに実装する。

## 【0006】

【発明の実施の形態】 以下、図面を参照しながら本発明の一実施の形態について説明する。図 1 は、本発明の一実施の形態の断面図である。図 2 は本発明の一実施の形態の製造方法を示す図である。従来の技術と同等なものについては同一符号を付ける。4a は、図 3 で示した従来の密着金属 4 より高融点ハンダバンプ 6 の外側まで形成された密着金属である。9a は、図 3 で示した従来の低融点ハンダ 9 より若干量を増やした低融点ハンダである。

【0007】 以下、本発明の一実施の形態の製造方法について図 2 を参照しながら説明する。図 2 (a) に示すように、半導体装置 1 上に図示しない電子回路からの入出力を行う電極 2 を形成する。2 番目に、電極 2 の外周部を含む半導体装置 1 の面に保護膜 3 を形成する。

【0008】 3 番目に図 2 (b) に示すように、電極 2 の上に密着金属 4a を設ける。4 番目に図 2 (c) に示すように、密着金属 4a の外周部を覆うようにハンダレジスト膜 5 を形成する。ハンダレジスト膜 5 は、例えばポリイミド膜のような耐熱性とハンダレジスト性を有する。5 番目に図 2 (d) に示すように、密着金属 4a 上に高融点ハンダバンプ 6 をメッキ等により形成し、リフローし、整形する。

【0009】 6 番目に図 2 (e) に示すように、半導体装置 1 の表面をエッチングしてハンダレジスト膜 5 を除去する。この時、密着金属 4a の外周部は、高融点ハン

3

ダバンプ6にて覆われていない状態となる。7番目に図2(f)に示すように、基板7の低融点ハンダ9aがメッキされているパッド8に、半導体装置1を搭載する。

【0010】そして、低融点ハンダ9aのみが溶融するようにリフローを行う。この結果、図1に示すように、低融点ハンダ9aは、高融点ハンダバンプ6とパッド8の間にフィレットを形成する。更に、低融点ハンダ9aは、密着金属4aの外周部の高融点ハンダバンプ6にて覆われていない箇所にフィレットを形成する。密着金属4aと低融点ハンダ9aがフィレットを形成する理由は、密着金属4aのハンダ濡れ性と、低融点ハンダ9aの表面張力にある。

【0011】フィレットは高融点ハンダバンプ6にかかる熱応力の集中の回避及び緩和を図れる。「半導体パッケージング工学」日経BP社 大塚寛治 宇佐美保 共著 259頁 6行目～7行目に「図14. 6のAの部分はAu-Siの濡れ上がり（ミニスカ）があり、この濡れ上がり面積全体で端部の応力に耐えるため、応力集中の緩和を図れる。」とある。ミニスカは、本発明のフィレットと同じで、フィレットが高融点ハンダバンプ6にかかる熱応力を緩和することが理解できる。応力は熱応力に限らず機械的な衝撃力も考えられる。

【0012】以上のように、高融点ハンダバンプの周囲

4

\*は低融点ハンダにて覆われるため、応力が半導体装置側の付け根部に集中することがなくなり、亀裂が生じることなく長寿命化が期待できる。

【0013】

【発明の効果】高融点ハンダバンプの基板側及び半導体装置側は低融点ハンダによりフィレット形状をしているので、半導体装置と基板の接続をより安定にすることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態を示す断面図である。

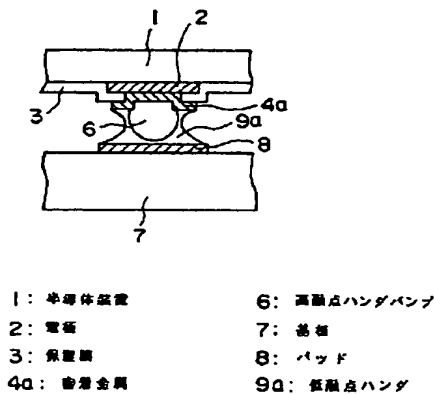
【図2】本発明の一実施の形態の製造方法を示す断面図である。

【図3】従来の半導体装置の基板への実装方法を示す断面図である。

【符号の説明】

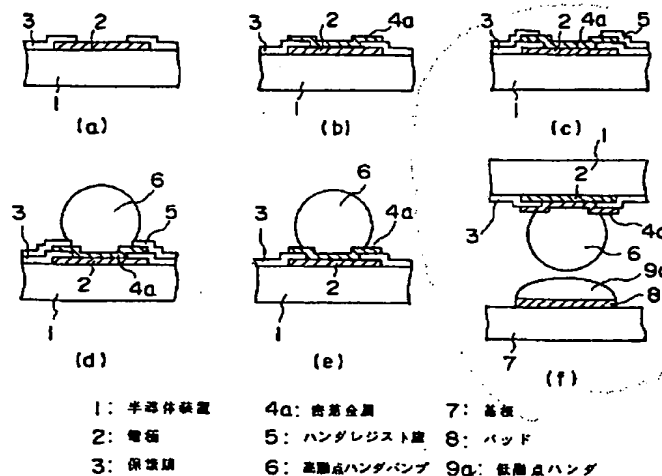
- 1…半導体装置
- 2…電極
- 3…保護膜
- 4a…密着金属
- 6…高融点ハンダバンプ
- 7…基板
- 8…パッド
- 9a…低融点ハンダ

【図1】



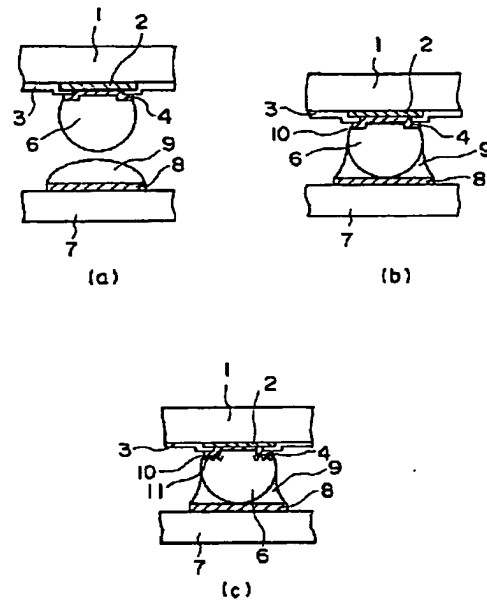
一実施の形態を示す断面図

【図2】



一実施の形態の製造方法を示す断面図

【図 3】



従来の半導体装置の基板上への実装方法を示す断面図